

# Architecture matérielle

Christophe Moulleron



# Organisation de l'UE

## Volume horaire :

- 8 séances de cours
- 3 séances de TD
- 12 séances de TP

## Évaluation :

- |                        |            |
|------------------------|------------|
| ● contrôle continu     | coef. 0.35 |
| ● examen final de 1h45 | coef. 0.65 |

# Motivation

Ordinateurs **partout** :

- PC & tablettes
- smartphones
- embarqué
- serveurs / supercalculateurs

fabrication en 2018

850M

1450M

Calculs :

- domaines multiples
- **exigences** ↗

big data

# Motivation

Ordinateurs **partout** :

- PC & tablettes
- smartphones
- embarqué
- serveurs / supercalculateurs

fabrication en 2018

850M

1450M

Calculs :

- domaines multiples
- **exigences** ↗

big data

**Défi** : concevoir des ordinateurs calculant toujours plus et plus vite

## Machine de Babbage

fin XIX<sup>e</sup>

- mécanique
- 1 multiplication (10 chiffres) = 5 min.

## Machine de Babbage

fin XIX<sup>e</sup>

- mécanique
- 1 multiplication (10 chiffres) = 5 min.

## ENIAC

1946

- 30t, 70m<sup>3</sup>, 140kW
- Turing-complet, entièrement électronique, tubes à vide
- 350 mul. par seconde

## Machine de Babbage

fin XIX<sup>e</sup>

- mécanique
- 1 multiplication (10 chiffres) = 5 min.

## ENIAC

1946

- 30t, 70m<sup>3</sup>, 140kW
- Turing-complet, entièrement électronique, tubes à vide
- 350 mul. par seconde

## TRADIC

1954

- armoire, 100W
- entièrement à base de transistors
- calculs à 1MHz

## Apple II

1977

- $\approx 5kg$
- un des premiers ordinateurs personnels
- microprocesseur (gravure à  $8000nm$ ) à  $1MHz$

## Apple II

1977

- $\approx 5kg$
- un des premiers ordinateurs personnels
- microprocesseur (gravure à  $8000nm$ ) à  $1MHz$

. . .

## PC portable actuel

aujourd'hui

- $1kg$ ,  $80W$
- Core I3 (gravure à  $14nm$ ) = 2 cœurs à  $2GHz$

# Loi de Moore

Moore, 1965 :

1 an  $\rightsquigarrow$  2× plus de transistors



# Limite de la loi de Moore

Finesse de gravure :

	1977	1985	...	2006	2010	2014	2017	2019
<i>nm</i>	8000	1000	...	65	32	14	10	7

↪ limites physiques presque atteintes

diam. atome Si = 0.22nm

# Limite de la loi de Moore

Finesse de gravure :

	1977	1985	...	2006	2010	2014	2017	2019
<i>nm</i>	8000	1000	...	65	32	14	10	7

↪ limites physiques presque atteintes

diam. atome Si = 0.22nm

Nb. transistors exponentiel  $\Rightarrow$  densité de puissance aussi

- Pentium Pro  $\approx 10W/cm^2$
- Pentium 4  $\approx 50W/cm^2$

# Limite de la loi de Moore

Finesse de gravure :

	1977	1985	...	2006	2010	2014	2017	2019
<i>nm</i>	8000	1000	...	65	32	14	10	7

↪ limites physiques presque atteintes

diam. atome Si = 0.22nm

Nb. transistors exponentiel  $\Rightarrow$  densité de puissance aussi

- Pentium Pro  $\approx 10W/cm^2$
- Pentium 4  $\approx 50W/cm^2$
- Centrale nucléaire  $\approx 200W/cm^2$

↪ barrière énergétique atteinte !

Puissance dissipée par un processeur :

simplifiée

$$P_d = P_s + C f U^2$$

où :

- $P_s$  = perte liée aux fuites
- $C$  = capacité
- $U$  = tension
- $f$  = fréquence

# Performances énergétiques

Puissance dissipée par un processeur :

simplifiée

$$P_d = P_s + C f U^2$$

où :

- $P_s$  = perte liée aux fuites
- $C$  = capacité
- $U$  = tension
- $f$  = fréquence

rien à faire

composition des transistors

limite inf. atteinte

Peu de marges d'amélioration :

- $f$  limité à  $\approx 4GHz$
- ↗ perf. énergétiques ↔ ↘ de fréquence

Temps d'exécution d'un programme ?

Temps d'exécution d'un programme ?

$$T_{ex} = NI \times CPI \times T_c = \frac{NI \times T_c}{IPC}$$

où :

- $NI$  = nb. instructions
- $CPI$  = nb. moyen de cycles par instruction  
 $IPC$  = nb. moyen d'instructions par cycle
- $T_c$  = durée d'un cycle

Temps d'exécution d'un programme ?

$$T_{ex} = NI \times CPI \times T_c = \frac{NI \times T_c}{IPC}$$

où :

- $NI$  = nb. instructions
- $CPI$  = nb. moyen de cycles par instruction  
 $IPC$  = nb. moyen d'instructions par cycle
- $T_c$  = durée d'un cycle

Amélioration :

- baisser  $T_c$  ?

Temps d'exécution d'un programme ?

$$T_{ex} = NI \times CPI \times T_c = \frac{NI \times T_c}{IPC}$$

où :

- $NI$  = nb. instructions
- $CPI$  = nb. moyen de cycles par instruction  
 $IPC$  = nb. moyen d'instructions par cycle
- $T_c$  = durée d'un cycle

Amélioration :

- baisser  $T_c$  ?

non,  $f$  limité à 4GHz

Temps d'exécution d'un programme ?

$$T_{ex} = NI \times CPI \times T_c = \frac{NI \times T_c}{IPC}$$

où :

- $NI$  = nb. instructions
- $CPI$  = nb. moyen de cycles par instruction  
 $IPC$  = nb. moyen d'instructions par cycle
- $T_c$  = durée d'un cycle

Amélioration :

- baisser  $T_c$  ? non,  $f$  limité à 4GHz
- baisser  $NI$  et  $CPI$  amélioration logicielle ou matérielle

## I. Conception d'un mini-processeur à partir de portes logiques

- circuits combinatoires
- unité arithmétique et logique
- circuits séquentiels
- mini-processeur

## I. Conception d'un mini-processeur à partir de portes logiques

- circuits combinatoires
- unité arithmétique et logique
- circuits séquentiels
- mini-processeur

## II. Techniques pour améliorer les performances

- pipeline
- caches et prédiction de sauts
- nids de boucles
- vectorisation, SIMD



N. Nisan and S. Schocken.

*The Elements of Computing Systems : Building a Modern Computer from First Principles.*

<http://nand2tetris.org>, 2005.



D. A. Patterson and J. L. Hennessy.

*Computer Organization and Design : The Hardware/Software Interface.*

2014.



D. Etiemble.

*Supports de cours.*

<https://www.lri.fr/~de/>.